

RENCANA PEMBELAJARAN SEMESTER (RPS) **Tahun Akademik 2016/2017**

Universitas : Universitas Negeri Jakarta
Fakultas : Fakultas Teknik
Program Studi : Pendidikan Teknik Elektronika

Mata Kuliah : **Rangkaian Logika**
Bobot/SKS : 2 SKS
Kode Mata Kuliah : 5115-083-2
Sifat : Mata Kuliah Teori
Pra-Syarat : -
Semester : Ganjil, 2016/2017
Periode Kuliah : September 2016-Januari 2017
Jumlah Pertemuan : 16 @ 100 Menit
Jadwal Kuliah : Kamis, Jam ke-3 dan ke-4
Ruang : R. 407, Gd. L.1 Teknik Elektro
Dosen Pengampu : Dr. Muhammad Yusro, MT

A. TUJUAN

Tujuan mata kuliah ini adalah agar mahasiswa memiliki pemahaman tentang pengertian rangkaian logika, dasar perancangan rangkaian logika, aplikasi dan simulasi pengujian rangkaian logika sederhana.

B. DESKRIPSI

Mata kuliah ini membahas tentang sistem bilangan, konversi sistem bilangan, operasi sistem bilangan, gerbang logika, fungsi aljabar boolean, peta karnough, parameter teknologi logika, rangkaian logika kombinasional, rangkaian logika sekuensial dan dasar perancangan rangkaian logika.

C. KOMPETENSI LULUSAN (*PROGRAM LEARNING OUTCOME*)

1. Mampu mengembangkan materi pembelajaran rangkaian logika yang mendukung keahlian bidang Teknik Elektronika.
2. Mampu merancang rangkaian logika sederhana yang mendukung keahlian bidang Teknik Elektronika.
3. Mampu menganalisa prinsip kerja rangkaian logika yang mendukung keahlian bidang Teknik Elektronika.

D. KOMPETENSI MATA KULIAH (*COURSES LEARNING OUTCOME*)

1. Mampu memahami sistem bilangan, konversi sistem bilangan dan operasi sistem bilangan.
2. Mampu memahami gerbang logika, aljabar boolean dan peta karnough.
3. Mampu memahami parameter teknologi logika.
4. Mampu memahami rangkaian logika kombinasional dan rangkaian logika sekuensial.
5. Mampu memahami dasar perancangan rangkaian logika.
6. Mampu menganalisa prinsip kerja rangkaian logika sederhana.

E. SUBSTANSI KAJIAN (TOPIK BAHASAN)

1. Dasar sistem bilangan, konversi dan operasi sistem bilangan.
2. Gerbang logika, fungsi aljabar boolean, karnough map dan penyederhanaannya.
3. Dasar dan parameter teknologi logika.
4. Rangkaian logika kombinasional (multiplexer, demultiplexer, decoder, encoder, half adder, full adder, half substrator dan full substractor)
5. Rangkaian logika sekuensial (RS Flip-Flop, D Flip-Flop, JK Flip-Flop dan T Flip-Flop).
6. Perancangan dan simulasi rangkaian logika sederhana.

F. STRATEGI

Pembelajaran akan dilakukan dengan strategi *student active learning*. Dosen akan mendorong dan memfasilitasi mahasiswa untuk aktif mencari dan menemukan berbagai konsep yang harus dikuasai. Untuk memenuhi kondisi tersebut, ada 3 kegiatan utama yang akan dilaksanakan dalam perkuliahan:

1. Presentasi (penyajian) materi oleh dosen. Dosen mempresentasikan materi teori di beberapa kali pertemuan tatap muka. Materi yang dipresentasikan adalah kontrak kuliah, rencana pengajaran semester (RPS), dan materi teori. RPS, Materi Ajar dan Referensi (Buku Acuan) mata kuliah Rangkaian Logika dapat diunduh pada website dosen : www.myusro.info
2. Penugasan. Mencakup penugasan individu dan kelompok tentang perancangan dan analisa rangkaian logika. Tugas dapat diunduh pada website dosen : www.myusro.info
3. Diskusi kelas. Setiap kelompok mendapat kesempatan untuk mempresentasikan papernya. Pada setiap akhir diskusi kelompok, dosen harus memberikan penjelasan untuk mengklarifikasi materi yang dibahas dalam diskusi.

G. TAGIHAN

Ada 2 tugas (sebagai tagihan) yang harus dikerjakan dan diserahkan oleh mahasiswa, selama mengikuti perkuliahan, yaitu:

1. Tugas Individu. Topik penugasan diambil dari daftar substansi kajian yang telah ditetapkan.
2. Tugas Kelompok. Kelas dibagi ke dalam beberapa kelompok (masing-masing 3-4 orang). Setiap kelompok ditugaskan untuk membuat paper tentang topik tertentu. Topik diambil dari daftar substansi kajian yang telah ditetapkan. Paper disajikan dalam diskusi kelas.

H. PENILAIAN

Aspek-aspek yang akan dinilai untuk menentukan nilai akhir dalam perkuliahan adalah:

- | | |
|--------------------------|------|
| 1. Kehadiran | 0 % |
| 2. Tugas individu | 10 % |
| 3. Tugas kelompok | 20 % |
| 4. Ujian tengah semester | 30 % |
| 5. Ujian akhir semester | 40 % |

I. PERATURAN (TATA TERTIB)

1. Mahasiswa hadir dalam perkuliahan tatap muka minimal 80% dari jumlah pertemuan ideal. Setiap mahasiswa harus aktif dan partisipatif dalam perkuliahan.
2. Dosen dan Mahasiswa tiba di kelas tepat waktu sesuai dengan waktu yang ditetapkan/disepakati.
3. Ada pemberitahuan jika tidak hadir dalam perkuliahan tatap muka.
4. Menjaga kebersihan, kenyamanan, keamanan dan kelengkapan fasilitas ruang kelas dan peralatan laboratorium.
5. Selama perkuliahan berlangsung, HP dalam posisi *off* atau *silent*.
6. Meminta izin (dengan cara mengangkat tangan) jika ingin berbicara, bertanya, menjawab, meninggalkan kelas atau keperluan lain.
7. Saling menghargai dan tidak membuat kegaduhan/gangguan/kerusakan dalam kelas.
8. Tidak boleh ada pelanggaran dan bentuk-bentuk pelanggaran norma lainnya.

J. SUMBER (REFERENSI)

1. M. Morris Mano and Michael D. Ciletti, (2007), *Digital Design*, Prentice Hall, URL : <http://www.edutechlearners.com/download/books/Morris%20Mano%20Digital%20Design%203rd%20Edition.pdf>
2. Roger L. Tokheim, (1995), *Elektronika Digital*, Penerbit Erlangga, Jakarta.
3. Victor P. Nelson, etc., (1995), *Digital Logic Circuit Analysis & Design*, Prentice Hall. URL : http://engold.ui.ac.ir/~rasti/Courses/Logic_Circuits/Digital%20Logic%20Circuit%20Analysis%20and%20Design.pdf
4. W. Widjanarka, (2006), *Teknik Digital*, Penerbit Erlangga, Jakarta.
5. Online-Lecturer Note. URL : <http://www.eng.auburn.edu/~strouce/elec2200.html>
6. Online-Lecturer Note. URL : <http://jjackson.eng.ua.edu/courses/ece380/lectures/>
7. Logic Circuit Simulator : <http://www.logiccircuit.org/>

K. SATUAN ACARA PERKULIAHAN (Lihat di halaman berikut)

1. SATUAN ACARA PERKULIAHAN

Pert. ke	Capaian Pembelajaran	Substansi Kajian (materi)	Kegiatan (Strategi/metode)	Alokasi waktu	Sumber dan Media	Tagihan/ Penilaian
1	<ul style="list-style-type: none"> Mahasiswa memahami tujuan dan materi perkuliahan 	<p><u>Kontrak dan Orientasi Perkuliahan:</u> Membahas tujuan, materi, strategi, sumber dan evaluasi, tugas dan tagihan dalam perkuliahan.</p>	Ceramah (presentasi) dan Diskusi	100'	Rencana Pembelajaran Semester (RPS)	
2	<ul style="list-style-type: none"> Mahasiswa memahami dasar sistem bilangan Mahasiswa dapat mengkonversikan berbagai sistem bilangan. 	<ul style="list-style-type: none"> Pengantar sistem bilangan Sistem-sistem bilangan (Desimal, Biner, Oktal, Heksadesimal dan BCD) Konversi bilangan (bag-1) 	Ceramah (presentasi) dan Diskusi (tanya jawab)	100'	<p>Sumber :</p> <ul style="list-style-type: none"> Morris Mano, <i>Digital Design</i>. Roger L. Tokheim, <i>Elektronika Digital</i>. W. Widjanarka, <i>Teknik Digital</i>. <p>Media : Handout Materi Ajar (materi presentasi)</p>	
3	<ul style="list-style-type: none"> Mahasiswa dapat mengkonversikan berbagai sistem bilangan. Mahasiswa dapat menghitung operasi aritmetika biner. 	<ul style="list-style-type: none"> Konversi bilangan (bag-2) Operasi aritmetika biner (penjumlahan, pengurangan, bilangan biner bertanda, dan komplemen satu – dua) 	Ceramah (presentasi), Diskusi (tanya jawab) dan Latihan	100'	<p>Sumber :</p> <ul style="list-style-type: none"> Morris Mano, <i>Digital Design</i>. Roger L. Tokheim, <i>Elektronika Digital</i>. W. Widjanarka, <i>Teknik Digital</i>. <p>Media : Handout Materi Ajar (materi presentasi)</p>	Tugas Individu ke-1
4	<ul style="list-style-type: none"> Mahasiswa memahami gerbang dasar logika. Mahasiswa dapat menggambarkan 	<ul style="list-style-type: none"> Pengantar gerbang logika Gerbang-gerbang dasar (AND, OR dan NOT) Gerbang-gerbang lanjutan 	Ceramah (presentasi), Diskusi (tanya jawab) dan Latihan	100'	<p>Sumber :</p> <ul style="list-style-type: none"> Morris Mano, <i>Digital Design</i>. Roger L. Tokheim, 	

	rangkaian transistor pada gerbang dasar.	(NAND, NOR, OR Eksklusif (EXOR) dan NOR Eksklusif (EXNOR))			<i>Elektronika Digital.</i> – W. Widjanarka, <i>Teknik Digital.</i> Media : Handout Materi Ajar (materi presentasi)	
5	– Mahasiswa memahami konversi gerbang – Mahasiswa memahami prinsip kerja gerbang tiga keadaan	– Konversi gerbang logika – Gerbang tiga-keadaan (3-state gate)	Ceramah (presentasi), Diskusi (tanya jawab) dan Latihan	100'	Sumber : – Morris Mano, <i>Digital Design.</i> – Roger L. Tokheim, <i>Elektronika Digital.</i> – W. Widjanarka, <i>Teknik Digital.</i> Media : Handout Materi Ajar (materi presentasi)	Tugas Individu ke-2
6	– Mahasiswa memahami fungsi aljabar boolean – Mahasiswa memahami aturan pada aljabar boolean	– Pengantar aljabar boolean – Aturan aljabar boolean – Aturan khusus aljabar boolean	Ceramah (presentasi) dan Diskusi (tanya jawab)	100'	Sumber : – Victor Nelson, <i>Digital Logic Circuit Analysis & Design</i> – W. Widjanarka, <i>Teknik Digital.</i> Media : Handout Materi Ajar (materi presentasi)	
7	– Mahasiswa dapat menyederhanakan fungsi boolean – Mahasiswa dapat membuat rangkaian gerbang dari fungsi	– Penyederhaan fungsi boolean – Penyusunan rangkaian gerbang dari fungsi boolean	Ceramah (presentasi), Diskusi (tanya jawab) dan Latihan	100'	Sumber : – Victor Nelson, <i>Digital Logic Circuit Analysis & Design</i> – W. Widjanarka, <i>Teknik Digital.</i>	Tugas Kelompok ke-1

	boolean				Media : Handout Materi Ajar (materi presentasi)	
8	– Mahasiswa mampu mengerjakan evaluasi pembelajaran (UTS) dengan baik.	Mengevaluasi proses pembelajaran yang dilakukan selama 7 kali pertemuan tatap muka.	UTS	100'	Test pilihan ganda dan essai (Closed Book)	
9	– Mahasiswa memahami fungsi boolean sebagai table kebenaran – Mahasiswa memahami fungsi boolean sebagai bentuk kanonik	– Fungsi boolean sebagai tabel kebenaran – Fungsi boolean sebagai bentuk kanonik (<i>Sum of Product (SoP) atau Product of Sum (PoS)</i>)	Ceramah (presentasi), Diskusi (tanya jawab) dan Latihan	100'	Sumber : – Victor Nelson, <i>Digital Logic Circuit Analysis & Design</i> – W. Widjanarka, <i>Teknik Digital</i> . Media : Handout Materi Ajar (materi presentasi)	Tugas Individu ke-3
10	– Mahasiswa memahami fungsi boolean sebagai bentuk baku – Mahasiswa memahami fungsi boolean dengan metode karnaugh map	– Fungsi boolean sebagai bentuk baku – Penyederhanaan fungsi boolean dengan metode karnaugh map	Ceramah (presentasi), Diskusi (tanya jawab) dan Latihan	100'	Sumber : – Victor Nelson, <i>Digital Logic Circuit Analysis & Design</i> – W. Widjanarka, <i>Teknik Digital</i> . Media : Handout Materi Ajar (materi presentasi)	
11	– Mahasiswa memahami parameter dan batasan logika – Mahasiswa memahami klasifikasi logika elektronika	– Parameter dan batasan logika – Klasifikasi logika elektronika – Konfigurasi kolektor terbuka	Ceramah (presentasi) dan Diskusi (tanya jawab)	100'	Sumber : – Victor Nelson, <i>Digital Logic Circuit Analysis & Design</i> – W. Widjanarka, <i>Teknik Digital</i> .	Tugas Individu ke-4

	<ul style="list-style-type: none"> – Mahasiswa memahami konfigurasi kolektor terbuka 				Media : Handout Materi Ajar (materi presentasi)	
12	<ul style="list-style-type: none"> – Mahasiswa memahami macam dan prinsip kerja rangkaian logika kombinasional – Mahasiswa dapat melakukan simulasi rangkaian logika kombinasional 	<ul style="list-style-type: none"> – Definisi rangkaian logika kombinasional – Rangkaian-rangkaian kombinasional : multiplexer, demultiplexer, decoder dan encoder – Rangkaian half adder, full adder, half subtractor dan full subtractor 	Ceramah (presentasi), Diskusi (tanya jawab) dan Simulasi	100'	Sumber : <ul style="list-style-type: none"> – Roger L. Tokheim, <i>Elektronika Digital</i>. – Victor Nelson, <i>Digital Logic Circuit Analysis & Design</i> – Logic Circuit Simulator http://www.logiccircuit.org/ Media : Handout Materi Ajar (materi presentasi) dan Simulator	
13	<ul style="list-style-type: none"> – Mahasiswa memahami macam dan prinsip kerja rangkaian logika sekuensial – Mahasiswa dapat melakukan simulasi rangkaian logika sekuensial 	<ul style="list-style-type: none"> – Definisi rangkaian logika sekuensial – Rangkaian-rangkaian sekuensial : RS Flip-Flop, D Flip-Flop, JK Flip-Flop dan T Flip-Flop 	Ceramah (presentasi), Diskusi (tanya jawab) dan Simulasi	100'	Sumber : <ul style="list-style-type: none"> – Roger L. Tokheim, <i>Elektronika Digital</i>. – Victor Nelson, <i>Digital Logic Circuit Analysis & Design</i> – Logic Circuit Simulator http://www.logiccircuit.org/ Media : Handout Materi Ajar (materi presentasi) dan Simulator	Tugas Kelompok ke-2
14	<ul style="list-style-type: none"> – Mahasiswa memahami tahapan perancangan rangkaian logika 	<ul style="list-style-type: none"> – Pengantar dasar perancangan rangkaian logika – Perancangan rangkaian logika 	Diskusi kelompok (tanya jawab)	100'	Sumber : <ul style="list-style-type: none"> – Morris Mano, <i>Digital Design</i>. 	

	<p>kombinasional.</p> <ul style="list-style-type: none"> – Mahasiswa memahami tahapan perancangan rangkaian logika sekuensial. 	<p>kombinasional</p>			<ul style="list-style-type: none"> – Victor Nelson, <i>Digital Logic Circuit Analysis & Design</i> – W. Widjanarka, <i>Teknik Digital</i>. <p>Media : Handout Materi Ajar (materi presentasi)</p>	
15	<ul style="list-style-type: none"> – Mahasiswa dapat merancang aplikasi sederhana rangkaian logika. 	<ul style="list-style-type: none"> – Perancangan rangkaian logika sekuensial – Aplikasi rangkaian logika 	Diskusi kelompok (tanya jawab)	100'	<p>Sumber :</p> <ul style="list-style-type: none"> – Morris Mano, <i>Digital Design</i>. – Victor Nelson, <i>Digital Logic Circuit Analysis & Design</i> – W. Widjanarka, <i>Teknik Digital</i>. <p>Media : Handout Materi Ajar (materi presentasi)</p>	Tugas Kelompok ke-3
16	<ul style="list-style-type: none"> – Mahasiswa mampu mengerjakan evaluasi pembelajaran (UAS) dengan baik. 	Mengevaluasi proses pembelajaran yang dilakukan selama 7 kali pertemuan tatap muka.	UAS	90'	Test Essai (Open Book)	

Jakarta, September 2016

Dosen pengampu,

Dr. Muhammad Yusro, MT